

LIGHT EMITTING DISPLAY ELEMENT

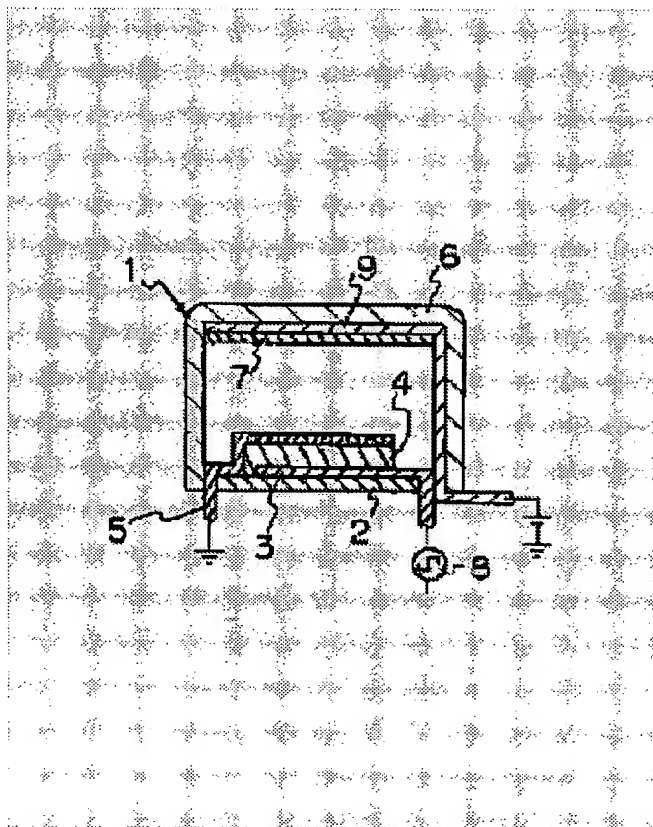
Patent number: JP7064490
Publication date: 1995-03-10
Inventor: UEI UEI; MARUYAMA HIROSHI
Applicant: KYOCERA CORP
Classification:
- international: **G09F9/30; G09G3/20; H05B33/26; G09F9/30; G09G3/20; H05B33/26; (IPC1-7): G09F9/30; G09G3/20; H05B33/26**
- european:
Application number: JP19930216530 19930831
Priority number(s): JP19930216530 19930831

[Report a data error here](#)

Abstract of JP7064490

PURPOSE:To drive a light emission display element by relatively low voltage and improve its accuracy as a coloring or display element by providing a light emitting element for emitting light by means of electrons discharged from a strong dielectric by impressing alternating voltage.

CONSTITUTION:A lower electrode layer 3, a strong dielectric layer 4, and an upper electrode layer 5 are laminated on the surface of the base plate 2 in a cell 1. A phosphor layer 7 is formed inside the glass cell 6 opposite to the upper electrode layer 5 in the cell 1. When alternating pulse voltage is impressed on the lower electrode layer 3 from an electric power supply 8, remanence of the strong dielectric is inverted in the strong dielectric layer 4, and a strong electric field is generated accompanying this. When the strong electric field is impressed on the strong dielectric, electrons in the strong dielectric are drawn out by the upper electrode layer 5 following to a tunnel effect, and discharged outward. The phosphor emits a light by radiating the electrons discharged from the upper electrode layer 5 to the phosphor.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-64490

(43) 公開日 平成7年(1995)3月10日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 F 9/30	3 6 0	7610-5G		
G 0 9 G 3/20	Z	9378-5G		
H 0 5 B 33/26				

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平5-216530

(22) 出願日 平成5年(1993)8月31日

(71) 出願人 000006633

京セラ株式会社

京都府京都市山科区東野北井ノ上町5番地の22

(72) 発明者 ウェイ ウェイ

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(72) 発明者 丸山 博

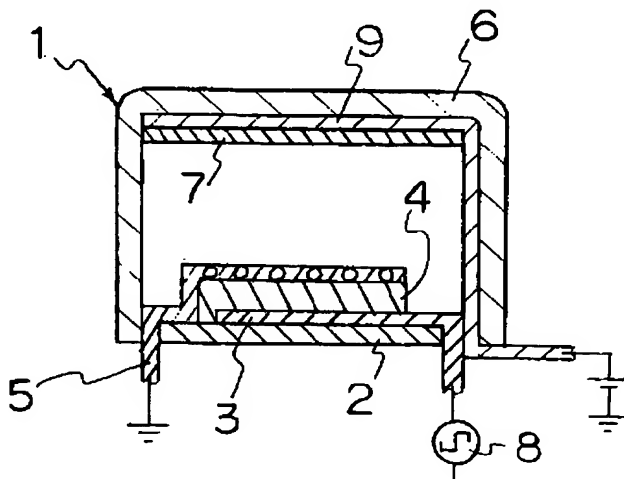
鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(54) 【発明の名称】 発光表示素子

(57) 【要約】

【構成】 強誘電体4と、強誘電体4に交番パルス電圧を印加するための電極3と、交番パルス電圧の印加による強誘電体の残留分極を反転させて強電界を生じせしめ、これにより放出される電界電子により発光する蛍光体7とを具備した単セルを複数個配列させて発光表示素子を形成する。また、セル1内にバイアス電極9を形成し、強誘電体4より放出された電子を加速させて発光輝度を高める。

【効果】 比較的低電圧で発光可能で、積層構造体の薄膜化、セルの小型化ができ、表示素子の精細化とともに平面上で薄型の表示素子を作製することができる。また、蛍光体の種類を変えることにより、容易にカラー化できる。



1

【特許請求の範囲】

【請求項 1】強誘電体と、該強誘電体に交番電圧を印加するための電極と、該交番パルス電圧の印加による該強誘電体の残留分極を反転させて強電界を生じせしめ、これにより放出される電界電子により発光する蛍光体とを具備した単セルを複数個配列させてなることを特徴とする発光表示素子。

【請求項 2】前記単セルが、前記強誘電体より放出された電子を加速するための電極を具備することを特徴とする請求項 1 記載の発光表示素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、強誘電体薄膜を用いた新規な発光表示素子に関する。

【0002】

【従来技術】従来より、発光表示素子として、例えば、封入ガスの放電により発生する紫外線で蛍光体を励起し、放出された 3 原色を光源としてなるプラズマディスプレイ、加熱されたフィラメント表面から出た熱電子を加速制御し、蛍光体に照射させ発光させる蛍光表示管、発光中心物質をドーパされた半導体母体に高電場を印加する半導体の高電場発光を利用する EL (エレクトロルミネッセンス) ディスプレー等が挙げられる。

【0003】

【発明が解決しようとする問題点】しかしながら、従来から知られる上記発光表示素子は発光輝度、寿命、カラー化、大面積などの実用特性において、それぞれの長短がある。即ち、プラズマディスプレイは、カラー化が可能であるが、250V 以上の高い駆動電力を必要とし、蛍光表示管は、150V 以下の低い電力で駆動されるものの、精細化が難しく、EL ディスプレーも 250V 以下の低電圧で駆動されるものの、カラー化や表示素子の大面積化が困難であるなどの問題がある。

【0004】本発明は、比較的低電圧で駆動可能であり、カラー化や表示素子として精細化が可能な新規発光表示素子を提供することを目的とするものである。

【0005】

【問題点を解決するための手段】本発明者らは、表示素子に使用される発光素子について検討を重ねた結果、強誘電体に対して交番電圧を印加すると、強誘電体の残留分極が反転し強電界が生じ、これにより電界電子の放出が生じる現象に着目し、強誘電体と、該強誘電体に交番電圧を印加するための電極と、該交番電圧の印加により前記強誘電体より放出された電子により発光する蛍光体とを具備したセルを複数個配列させたものを発光表示素子として使用することにより、上記目的が達成されることを見出した。

【0006】以下、本発明の発光表示素子の構造を図面を参照しながら説明する。本発明の発光表示素子は、複数のセルの集合体により構成されるものであるが、その

2

単セルの代表的な構造を図 1 に示した。セル 1 内において、基板 2 の表面には、下部電極層 3 と強誘電体層 4 と上部電極層 5 が順次積層されている。また、セル 1 内の上部電極層 5 の対向するガラスセル 6 の内側には蛍光体層 7 が形成されている。さらに、下部電極層 3 は電源 8 に接続され、上部電極層 5 はアース (接地) に接続され、さらに好適には蛍光体層 7 の背面にはバイアス電極 9 が形成されている。セル内は約 10^{-2} torr 以下の真空下に保持されている。また、この例では上部電極層 5 は、編み目状 (グリッド) 電極から構成される。

【0007】かかる構成のセルにおいて、下部電極層 3 に電源 8 により約 50V 以上の交番パルス電圧を印加すると、強誘電体層 4 内で強誘電体の残留分極が反転され、それに伴って強電界が生じる。強誘電体に対して 10^7 V/cm 以上の強電界を印加すると、トンネル効果によって強誘電体中の電子が上部電極層 5 によって引き出され、外界に放出される。これはいわゆる電界電子放出現象である。そして上部電極層 5 から放出された電子を蛍光体に照射することにより蛍光体を発光させることができる。

【0008】また、上記構成において、バイアス電極 9 には、10V 以上の正のバイアス電圧が印加され、上部電極層 9 より放出された電子を加速して蛍光体層 7 に到達させることによって蛍光体層 7 の発光はさらに増大される。

【0009】本発明によれば、蛍光体層 7 は、前記発光のメカニズムに基づき、上部電極層 5 の強誘電体層 4 とは反対側に形成されていることが必要であり、また、バイアス電極 9 を具備する場合には、蛍光体層 7 は、上部電極層 5 とバイアス電極 9 間に配置させればよく、従って、蛍光体層 7 は、前記のようにガラスセルの内面でなくても、上部電極層 5 の上に直に形成されていてもよい。

【0010】本発明において、強誘電体層 4 は、具体的には、 $Pb(ZrTi)O_3$ 、 $(PbLa)(ZrTi)O_3$ や、これらに Nb などのドーパンドを添加したもののからなる複合酸化物により構成される。この強誘電体層 4 は、厚みが $5\mu m$ 以下であることが低電圧で電界電子放出させるうえで望ましい。また、これら下部電極層 3、上部電極層 5 およびバイアス電極 9 は白金 (Pt) や Au, Al により構成される。さらに、蛍光体層 7 は、周知の蛍光体により構成できればよく、蛍光体の種類を変えることにより任意の色に発光させることができる。例えば、蛍光体として $Y_2SiO_5: Tb$ 蛍光体を用いることにより緑 (G)、 $Y_2O_3: Eu$ 蛍光体を用いることにより赤 (R)、 $ZnS: Cl$ を用いることにより青 (B) に発光させることができる。

【0011】本発明によれば、図 1 に示した単セルを図 2 に示すように複数個マトリックス状に平面的に配列して、例えば、各セルの下部電極層 3 への交番電圧の印加

3

を制御手段 10 により、バイアス電極 9 への正電圧印加を制御手段 11 により制御することにより、マトリックス内の任意の単セルを発光させることができる。即ち、図 4 に示すようにバイアス電極の印加電圧により強誘電体からの電界電子密度が異なるために、下部電極層 3 およびバイアス電圧に所定の電圧を同時に印加した時のみ発光するように設定し、バイアス電極への印加電圧や強誘電体への交番電圧の印加の ON-OFF 制御すれば所定の単セルのみを発光させることができるのである。

【0012】また、本発明によれば、単セル 1 の蛍光体層 7 を前述したように発光波長の異なる蛍光体に置き換え、図 3 に示すように、赤 (R)、緑 (G)、青 (B) に発光する 3 つの単セルの集合体を単セグメント 12 とし、その単セグメント 12 を複数配列することにより平面型のカラー発光表示素子を作製することができる。

【0013】

【作用】本発明の構成によれば、単セル中に強誘電体と電極とを積層し、この電極に 50V 以上の比較的低電圧の交番パルス電圧を印加することにより、強誘電体の電界電子放出現象により、 1.0 A/cm^2 程度の高い電界電子密度で電子が放出される。この放出された電子により蛍光体を発光させる。さらに、本発明によれば、セル内にバイアス電極を形成し、このバイアス電極に正の電圧を印加することにより放出された電子を加速させ、蛍光体の発光輝度を制御することができ、バイアス電圧の印加電圧と強誘電体への印加電圧とを制御することにより複数のセルのマトリックスからなる表示素子において、任意の単セルの発光を制御することができる。

【0014】なお、単セルを構成する前述したような層構成は、いずれも薄膜法などにより形成することができるために、積層構造体の薄膜化とともにセルの小型化ができるために、表示素子の精細化とともに平面で薄型の表示素子を作製することができる。また、蛍光体層の種類を変えることにより、容易にカラー化でき、各種の表示素子として多用化することができる。

【0015】

【実施例】

実施例 1

PbZrTiO_3 (PZT) の強誘電体を用いて具体的に説明する。まず、絶縁体基板 2 の表面にスパッタ法により、Pt からなる下部電極層 3 を $0.3 \mu\text{m}$ の厚みで形成した。そして、Pt 下部電極層 3 上にスピンコーティング法を用いて PZT のゾルゲル液を塗布し、乾燥した後 700°C 、2 時間で結晶化させ、目標の膜厚になるまで上述の成膜プロセスを数回繰り返し、 $3 \mu\text{m}$ の膜厚の PZT (Zr/Ti モル比 = $65/35$) 固溶体からなる強誘電体層 4 を形成した。この強誘電体層 4 は、 $20 \mu\text{m/cm}^2$ 以上の残留分極と 100 kV/cm 以下の抗電界の強誘電特性を有するものであった。そして、この強誘電体層 4 の上に、スパッタ法を用いて Pt

4

の上部電極層 5 を形成した。さらに、図 1 に示したように、ガラスセル 6 の内面にスパッタ蒸着により ITO 透明電極 (バイアス電極) 9 を $0.5 \mu\text{m}$ の厚みで形成し、さらに透明電極 9 上にスクリーン印刷により Y_2SiO_5 : Tb 蛍光体層 7 を厚さ $5 \mu\text{m}$ に形成した。なお、セル内は 10^{-4} torr の真空状態とし、図 1 のように電氣的接続を行った。

【0016】このように作製した素子の下部電極層 3 に交番パルス電圧 2 kHz を印加したところ、セルは安定な緑色発光を示した。また、これに加え、透明電極層 9 に 30 V および 100 V のバイアス電圧を印加し、その時の発光輝度を測定し、発光輝度の交番パルス電圧及びバイアス電圧依存性を図 4 に示した。図 4 によれば、バイアス電圧が高いほど、低交番パルス電圧で高い発光輝度が観察され、交番パルス電圧が 300 V 以上の範囲で発光輝度はほぼ飽和することがわかった。

【0017】実施例 2

実施例 1 の Y_2SiO_5 : Tb 蛍光体の代わりに $\text{Y}_2\text{O}_2\text{S}$: Eu 蛍光体を ITO 透明電極層 9 の上に同様に形成し、下部電極層 3 に交番パルス電圧 2 kHz を印加したところ、安定な赤色発光を示した。さらに、 ZnS : Cl 蛍光体を形成したところ、セルは青色発光を示した。このようなことから、蛍光体を変えることにより容易にカラー化ができることがわかる。

【0018】

【発明の効果】以上説明したように、本発明の構成によれば、比較的低電圧で発光させることができるとともに、積層構造体の薄膜化及びセルの小型化ができるために、表示素子の精細化とともに平面で薄型の表示素子を作製することができる。また、蛍光体層の種類を変えることにより、容易にカラー化でき、各種の表示素子として多用化することができる。

【図面の簡単な説明】

【図 1】本発明における単セルの代表的な構造を示す図である。

【図 2】本発明の発光表示素子の構造の一例を示す図である。

【図 3】本発明の発光カラー表示素子の構造の一例を示す図である。

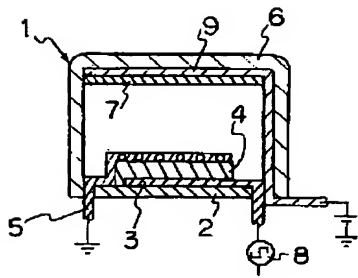
【図 4】本発明におけるセルの発光輝度の交番パルス電圧及びバイアス電圧との関係を示す図である。

【符号の説明】

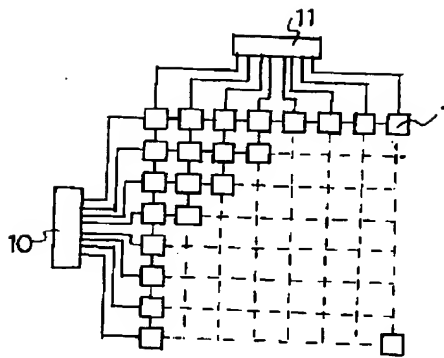
- 1 単セル
- 2 基板
- 3 下部電極層
- 4 強誘電体層
- 5 上部電極層
- 6 ガラスセル
- 7 蛍光体層
- 8 電源

9 バイアス電極

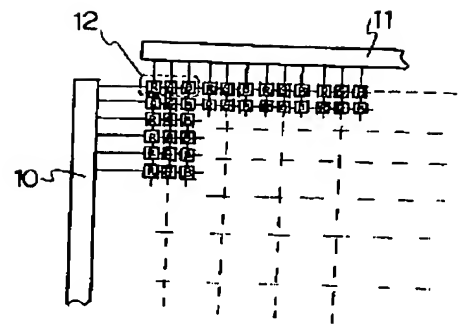
【図 1】



【図 2】



【図 3】



【図 4】

